



应用札记

ANC202512001

LDO 性能优化的应用技巧

通信作者：成红玉

校阅：席爽爽 吴锋霖

圣邦微电子（北京）股份有限公司

2025 年 12 月 29 日

商标

SGMICRO 是圣邦微电子（北京）股份有限公司的商标。本文档中的所有商标均为其各自所有者的财产。

© 2025 圣邦微电子（北京）股份有限公司 版权所有。

未经 SGMICRO 事先书面许可，任何单位或个人不得摘抄、复制或改编本文档的部分或全部内容。

欲了解更多关于 SGMICRO 的信息，请访问网站 www.sg-micro.com。

摘要

本文围绕 LDO 性能优化的关键环节展开，系统阐述了从启动过程控制、不同负载条件下稳定工作到瞬态响应提升的全链路应用技巧。内容涵盖启动过冲抑制、电子负载在 CC/CR 模式下的适应性优化、启动震荡改善、负载瞬态响应增强以及多器件并联设计等实用方向。通过结合原理分析与方法总结，本文旨在为工程师提供一系列可实施的 LDO 电路优化方案，助力实现更稳健、高效的电源设计。

目录

1 LDO 基础简介	2
2 启动过冲控制	3
2.1 产生原理	3
2.2 抑制方法	4
3 电子负载 CC 模式带载启动分析	4
4 电子负载 CR 模式注意点	5
5 LDO 启动震荡改善	5
5.1 产生原因	5
5.2 改善方法	6
6 负载瞬态响应优化	6
6.1 增大输出电容	6
6.2 增加假负载	7
7 LDO 并联使用	9
7.1 精度与负载调整率	9
7.2 并联 LDO 的优势	11
8 结语	11

1 LDO 基础简介

LDO (Low Dropout Regulator, 低压差线性稳压器) 是一种直流线性稳压器, 其核心特点是能在极低的输入输出电压差下稳定工作。压差 (Dropout Voltage) 是指在一定的负载电流下维持额定输出电压所需的最小输入电压与输出电压的差值 (即 $V_{in}-V_{out}$)。例如, 压差为 0.2V 的 LDO, 意味着从 3.3V 输出稳定, 输入电压只需达到 3.5V 即可。

典型的 LDO 包含四个核心部分: 基准电压源、误差放大器、调整管和反馈电阻网络, 构成一个闭环控制系统, 电路结构如图 1 所示。当输出因负载或输入变化而偏离设定值时, 反馈电压随之变化。误差放大器检测到此变化, 并反向控制调整管的导通程度, 从而将输出电压拉回至目标值, 形成一个动态的、连续的精密调节过程。

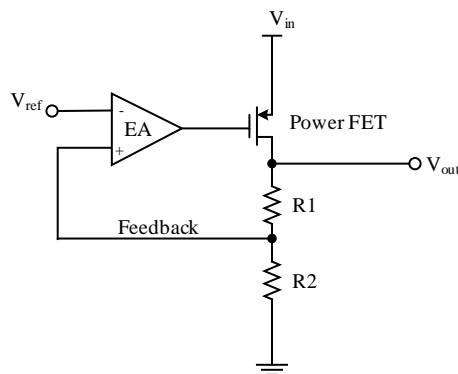


图 1 LDO 电路典型结构

上述 LDO 典型结构是实现稳压功能的基础, 但在实际复杂的应用环境中需确保自身和后续负载电路的安全可靠运行, LDO 通常集成了多种重要的保护功能模块。图 2 为圣邦微电子公司的 SGM2205¹ 内部结构图, 其集成了限流保护、过热保护、反灌电流保护、快速放电电路等模块。

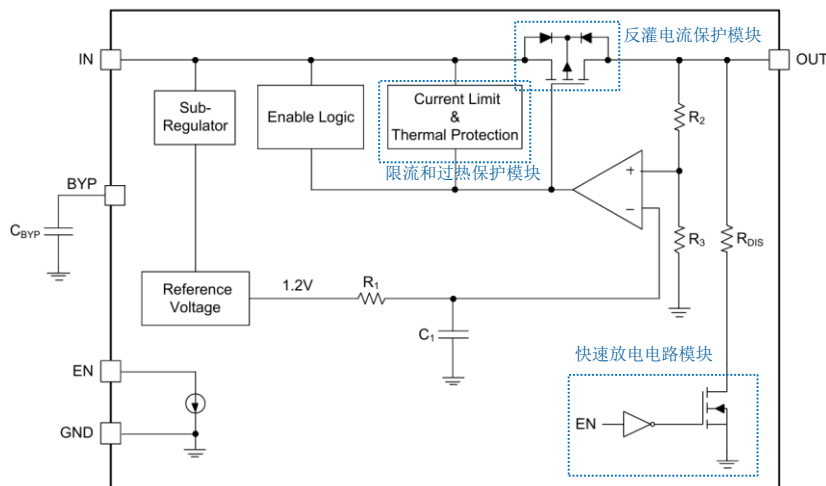


图 2 SGM2205 结构框图¹

¹ EN 引脚为使能引脚。将 EN 引脚置高开启稳压器, 置低关闭稳压器。如果不使用 EN 引脚, 则必须通过连接至 IN 引脚的外部电阻将该引脚拉高。

LDO 的架构与工作原理在理论上很清晰，然而，当工程师将其投入到真实的电路设计中时，往往会遇到一系列由实际应用条件引发的挑战。接下来，本文将聚焦 LDO 性能优化的关键应用场景，阐述其相应的有效优化方案。

2 启动过冲控制

2.1 产生原理

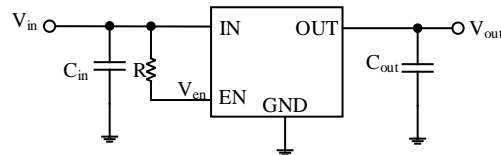


图 3 LDO 典型连接电路

图 3 中 LDO 的 EN 端通过上拉电阻和 V_{in} 连在一起， V_{in} 从 0 开始缓慢上升。当 V_{en} 上升到大于 V_{ih} 时， V_{out} 开始有输出（如图 4 中红色虚线标记）。此时 V_{in} 小于 $V_{out_nom}+V_{drop}$ ，LDO 工作在压差区， V_{out} 以 V_{drop} 的压差跟随 V_{in} 上升，环路不起作用。当 V_{in} 上升到大于 $V_{out_nom}+V_{drop}$ 时，环路开始调节输出稳压至设定值。但环路响应需要一定时间，此过程中 V_{out} 仍会跟随 V_{in} 上升，因此表现为产生输出过冲。出现启动过冲的波形示意如图 5 所示。

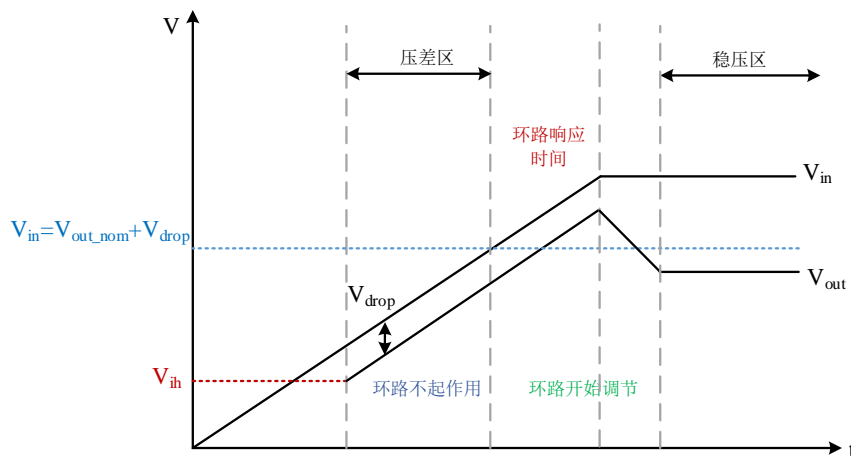


图 4 LDO 典型输入输出电压特性

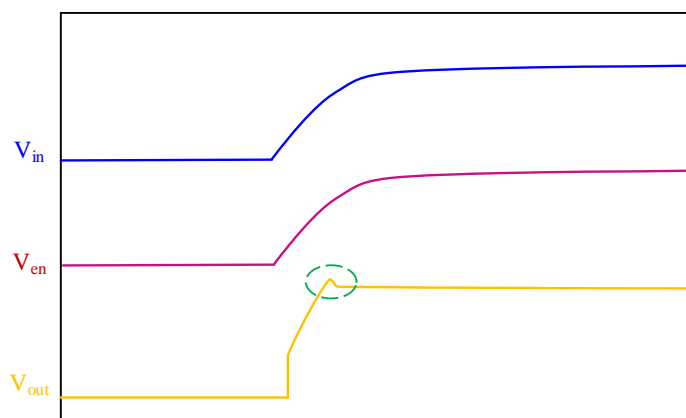


图 5 启动过冲波形示意

2.2 抑制方法

若想抑制由于工作状态切换（从压差区转入稳压区）导致的环路响应速度而引入的输出过冲问题，一种实现方法是提高 V_{in} 的上升速度，使得 EN 使能 V_{out} 输出时， V_{in} 已经迅速升高到大于 $V_{out_nom}+V_{drop}$ ，进入稳压区，进而抑制输出过冲。波形示意如图 6 所示。

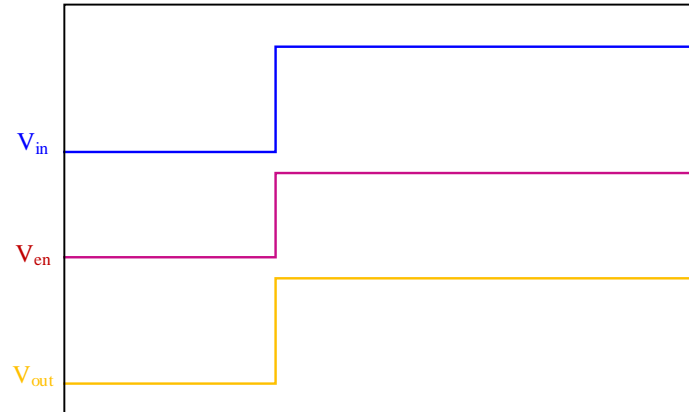


图 6 提高 V_{in} 上升速度抑制启动过冲波形示意

另一种实现方法是 EN 端对地接一个电容，以降低 V_{en} 的上升速度，使得 EN 使能 V_{out} 输出时， V_{in} 已经升高到大于 $V_{out_nom}+V_{drop}$ ，从而消除输出过冲。波形示意如图 7 所示。

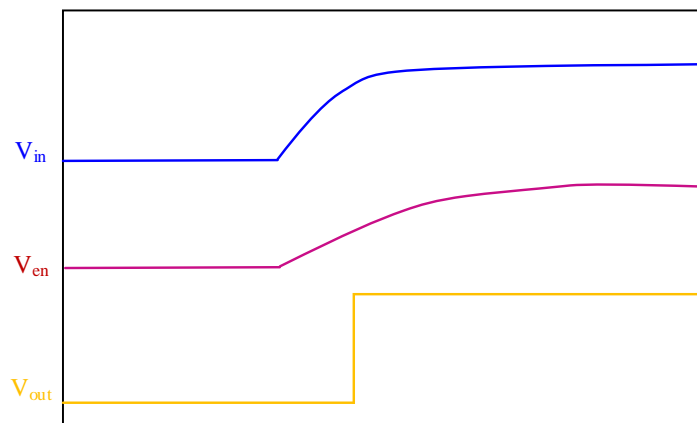


图 7 降低 V_{en} 上升速度抑制启动过冲波形示意

3 电子负载 CC 模式带载启动分析

LDO 在启动初始阶段，其输出电流能力并未达到额定最大值，而是随着输出电压 V_{out} 的逐渐建立而稳步提升。在此过程中，若使用电子负载的恒流（CC）模式并设置了较大的拉载电流，则可能因 LDO 尚未具备足够的带载能力，导致输出电压无法正常建立，从而引发启动失败。

下文对其过程进行分析：

1) 当电子负载(EL)带小负载电流(记为 I_{o_small})上电启动时，LDO 最大输出电流 $I_{out_max} > I_{o_small}$ ，参考图 8，假设 $I_{out_max}=50\text{mA}$ ， $I_{o_small}=10\text{mA}$ ，则最多有 40mA 的输出电流可用于给 C_{out} 充电，因此可以正常建立 V_{out} 。

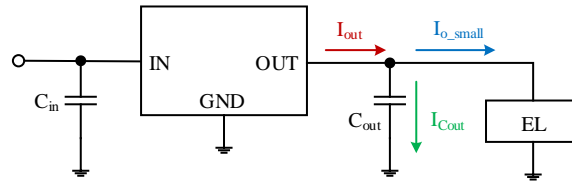


图 8 电子负载带小负载电流上电启动电路示意

2) 当电子负载(EL)带大负载电流(记为 I_{o_large})上电启动时, LDO 最大输出电流 $I_{out_max} \leq I_{o_large}$, 参考图 9, 假设 $I_{out_max}=50\text{mA}$, $I_{o_large}=100\text{mA}$, 由于 I_{out_max} 不足以供给 EL 抽取的 I_{o_large} , 因此一开始 C_{out} 存储的电荷也会被 EL 全部抽取, 此时 V_{out} 则跌落到了 0V , 进而触发 LDO 输出短路保护。最终 EL 所能抽取的电流为输出短路保护的限流值 I_{short} 。由于没有多余的电流给 C_{out} 充电, 因此无法正常建立 V_{out} 。

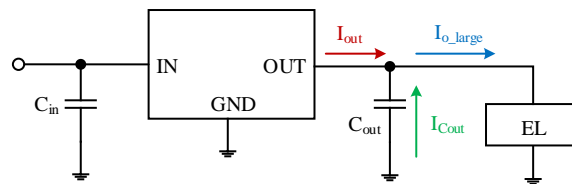


图 9 电子负载带大负载电流上电启动电路示意

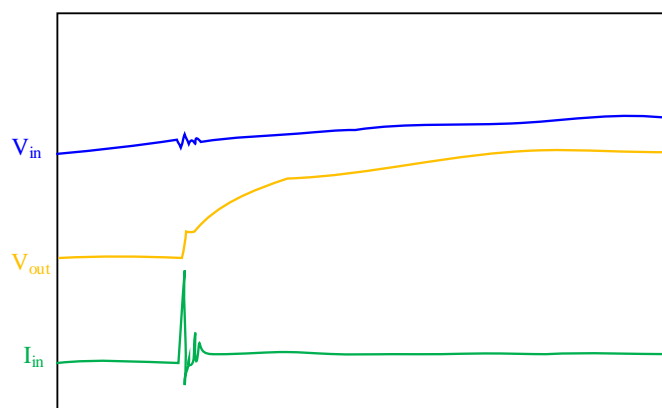
4 电子负载 CR 模式注意点

电子负载的恒阻 (CR) 模式不是绝对的阻性, 仅是模拟电阻特性, 其工作原理是先检测电子负载两端的电压, 再根据欧姆定律计算自身需加载的电流值。然而, 在电压检测的时间段内, 负载电流是不确定状态。因此, 应特别注意避免在电子负载开启瞬间加载的电流超出 LDO 的最大输出电流能力, 否则可能导致 LDO 因过流而触发短路保护功能。

5 LDO 启动震荡改善

5.1 产生原因

LDO 启动过程的启动电流过大可能导致其输入电源发生震荡, 表现为输入电压 (V_{in}) 出现震荡或回沟, 波形示意如图 10 所示。

图 10 V_{in} 发生震荡波形示意

注意： V_{out} 的启动平台为 LDO 芯片本身的特性，与 V_{in} 发生震荡这一现象没有关系。

5.2 改善方法

1) 减小输出电容

根据公式 $I = C \times (dU/dt)$ ，若减小输出电容 C_{out} ，启动电流则随之降低， V_{in} 震荡会有一定改善。

2) 增大输入电容

增大输入电容 C_{in} ，一方面有利于稳定 V_{in} 电压；另一方面降低了 V_{in} 的启动速度，从而降低了 V_{out} 的启动速度。由公式 $I = C \times (dU/dt)$ 可知，降低了 V_{out} 的启动速度可以进一步降低启动电流， V_{in} 震荡可进一步改善。

6 负载瞬态响应优化

6.1 增大输出电容

通常 LDO 在输出端并联的 μF 级别大电容，无论何种类型的电容，都存在寄生的等效串联电阻 (ESR)；该 ESR 电阻得到有效利用，依靠大电容及 ESR 电阻将产生一个零点，合理设置该零点位置，可以保证系统的稳定性。另外由于 PCB 板上和芯片内部的连线会寄生出等效串联电感 (ESL)，也会对 LDO 的瞬态响应造成一定影响。因此考虑负载瞬态响应的过冲/欠冲电压需要多考虑两个因素：① 电流流经 ESR 电阻会产生一定压降，即 ΔV_{ESR} ；② 输出端的电容还会存在小量寄生的 ESL，电感上电流的变化也会产生压降，从而引起输出电压的变化，即 ΔV_{ESL} ，如图 11 所示。

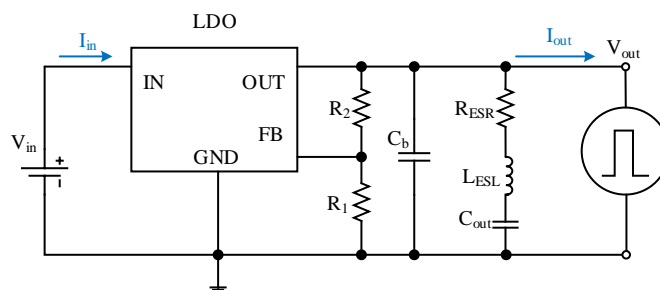


图 11 LDO 瞬态特性分析电路图

采用图 11 的电路来分析 LDO 的瞬态特性。为便于分析，在 LDO 的输出端施加一个从 0 阶跃到最大输出电流，再从最大输出电流阶跃至 0 的负载电流值。

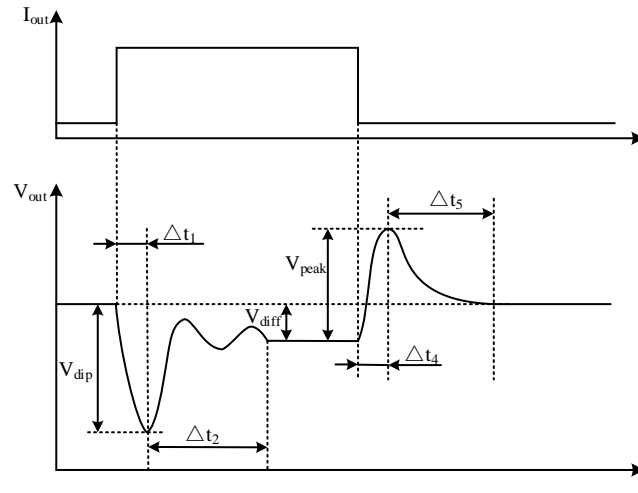


图 12 LDO 输出电压典型负载瞬态响应示意图

图 12 展示了负载电流出现阶跃后的输出电压响应示意图。由图 12 可见，如果负载电流 I_{out} 有一个从小到大的阶跃，输出电压会产生一个大的跌落，在 Δt_1 时间内降低 V_{dip} 。之后输出电压开始趋向于平衡状态，经过 Δt_2 时间后，输出电压达到稳定的平衡状态，此时的输出电压比轻载情况的输出电压低 V_{diff} （由负载调整率引入）。如果负载电流出现一个从高到低的阶跃，输出电压会产生一个大的峰值，在 Δt_4 时间内上升 V_{peak} 。之后输出电压开始趋向于平衡状态，经过 Δt_5 时间后，输出电压达到稳定的平衡状态，此时的输出电压比重负载情况的输出电压高 V_{diff} 。若对其进行定量分析，则有：

$$V_{dip(peak)} \approx \frac{\Delta I_{out}}{C_{out} + C_b} \cdot \Delta t_{1(4)} + \Delta V_{ESR} + \Delta V_{ESL} \quad (3)$$

$$\Delta t_{1(4)} = \frac{1}{BW_{cl}} + C_{par} \frac{\Delta V_G}{I_{SR}} \quad (4)$$

式(3)中， ΔV_{ESR} 和 ΔV_{ESL} 分别是输出电压变化在输出电容的 ESR 电阻和 ESL 电感上产生的压降。由式(3)可见， $V_{dip(peak)}$ 是负载电流变化幅度 ΔI_{out} 、响应时间 $\Delta t_{1(4)}$ ，输出电容 C_{out} 和旁路电容 C_b 的函数，显然增大 C_{out} 可以减小 $V_{dip(peak)}$ 。

式(4)中， BW_{cl} 为系统环路带宽、 C_{par} 为调整管栅极电容， ΔV_G 为负载阶跃变化后调整管栅极电位的改变量， I_{SR} 为调整管的栅极驱动电流。下文将进一步分析，**增加假负载（即贴片功率电阻）可以增大系统环路带宽 BW_{cl} ，因此减小响应时间 $\Delta t_{1(4)}$ ，从而减小 $V_{dip(peak)}$ 。**

6.2 增加假负载

图 13 给出了系统的交流小信号模型以研究 LDO 的频率响应特性，此处调整元件为 PMOS 管。

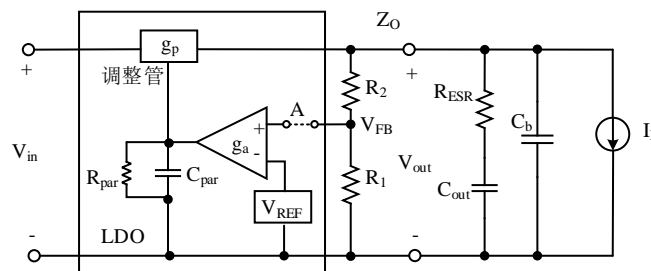


图 13 LDO 小信号模型

为了分析该系统的环路稳定性，需先将图 13 中反馈回路的 A 点断开，然后再分析系统环路的传输函数。根据增益辅助定理， V_{FB} 和 V_{REF} 之间的传输函数为式(5)。

$$A_{V_loop} = \frac{V_{FB}}{V_{REF}} = (g_a \cdot \frac{R_{par}}{1+sR_{par}C_{par}}) \times (g_p \cdot Z_O) \times (\frac{R_1}{R_1+R_2}) \quad (5)$$

假设误差放大器为一阶模型，即只考虑其输出主极点对系统稳定性的影响； R_{par} 和 C_{par} 分别为误差放大器和调整管连接点（即 PMOS 管栅端）的对地等效电阻和电容； g_a 和 g_p 分别是误差放大器和调整元件的等效跨导； Z_O 是输出端的等效阻抗，其表达式为式(6)。

$$Z_O \approx \frac{R_{ds}(1+sR_{ESR}C_{out})}{[1+s(R_{ds}+R_{ESR})C_{out}] \cdot [1+s(R_{ds}||R_{ESR})C_b]} \quad (6)$$

其中， C_{out} 是 LDO 输出端外接的大电容，其串联等效电阻为 R_{ESR} ；旁路电容 C_b （通常为 100nF，即 $C_b \ll C_{out}$ ），同时选择低 ESR 的电容作 C_b ，并忽略其 ESR； R_{ds} 是调整管的导通电阻，一般有 $R_{ds} \gg R_{ESR}$ 。

结合式(5)和式(6)可得影响 LDO 系统稳定性的主要零极点如式(7)~式(10)。

$$P_O \approx \frac{1}{2\pi R_{ds} C_{out}} \approx \frac{\lambda I_D}{2\pi C_{out}} \quad (7)$$

$$P_b \approx \frac{1}{2\pi R_{ESR} C_b} \quad (8)$$

$$P_a \approx \frac{1}{2\pi R_{par} C_{par}} \quad (9)$$

$$Z_{ESR} \approx \frac{1}{2\pi R_{ESR} C_{out}} \quad (10)$$

式(7)中， $R_{ds} \approx 1/\lambda I_D$ ， λ 为 PMOS 调整管的沟长调制系数， I_D 为 PMOS 调整管的漏电流。注意 I_D 不等同于负载电流 I_L ，还包括了采样电阻的对地漏电流 I_{sense_gnd} ，即 $I_D = I_L + I_{sense_gnd}$ ，如图 14 所示。通常规格书中会给出 I_{sense_gnd} 的最小值，用以限定空载时主极点的最小值，保证最小系统环路带宽以保证稳定性。

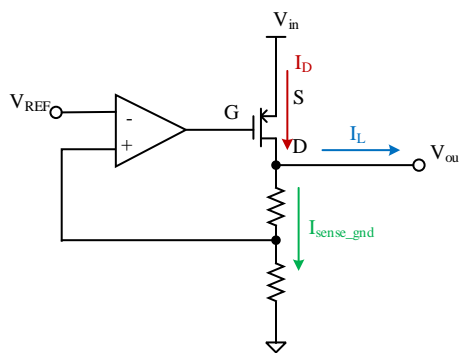


图 14 采样电阻对地漏电流示意图

由式(7)~式(10)可见，主极点 P_O 由输出电容 C_{out} 和等效负载 R_L' （ $R_L' = R_L || (R_1 + R_2)$ ）并联构成；极点 P_a 由 R_{par} 和 C_{par} 并联构成，它处于 LDO 系统的内部；极点 P_b 由旁路电容 C_b 和 C_{out} 的等效寄生电阻 R_{ESR} 并联构成；零点 Z_{ESR} 由 R_{ESR} 和 C_{out} 串联构成。

图 15 给出了 LDO 系统的零极点分布示意图，包括环路幅频特性曲线和相频特性曲线。**增加假**

负载(即在输出端人为并联一个电阻,此时输出等效负载 R_L' 减小),使得主极点频率($\omega_p=1/(R_L' \times C_{out})$)增大,零极点分布图中表现为使主极点 P_o 外推,因此穿越频率UGF也往外推,从而增大了系统环路带宽 BW_{cl} 。再由式(4)可推出,系统环路带宽 BW_{cl} 增大,响应时间 $\Delta t_{1(4)}$ 减小,从而 $V_{dip(peak)}$ 相应减小。

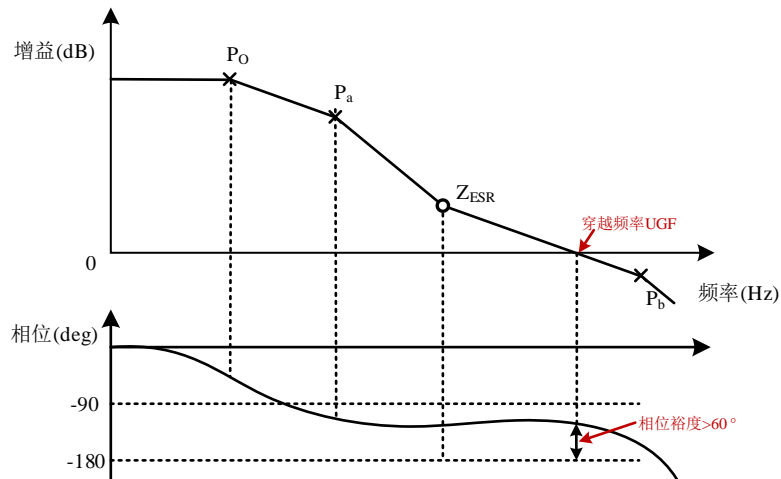


图 15 LDO 系统的零极点分布示意图

7 LDO 并联使用

7.1 精度与负载调整率

两颗 LDO 并联使用时, LDO1 和 LDO2 的精度 (Accuracy) 与并联后输出电压的负载调整率 (Load Regulation) 成正比。因此从负载调整率的角度考虑,直接并联比较适用于高精度的 LDO。详见下面理论分析。

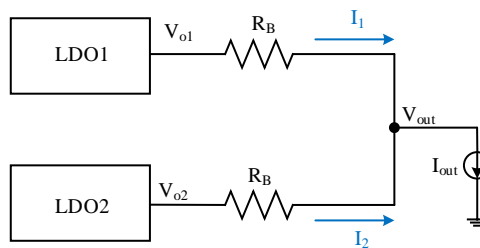


图 16 LDO 并联电路示意

由图 16 分析可知, $V_{out}=V_{o1}-I_1 \times R_B=V_{o2}-I_2 \times R_B$ 。则有:

$$R_B = \frac{V_{o1}-V_{o2}}{I_1-I_2} \quad (1)$$

分析式(1)可得:

1) 由于同一型号的不同样品之间的精度存在个体差异,因此 V_{o1} 一般不会完全等于 V_{o2} , 即 $(V_{o1}-V_{o2}) \neq 0$, 故 $R_B \neq 0$ 。可见两个平衡电阻 R_B 是必须存在的。如果没有两个 R_B , 那么将会通过 $V_{o1(2)}$ 到 V_{out} 之间导线的寄生电阻来充当 R_B 的功能, 但是该寄生电阻非常小, 这将导致 (I_1-I_2) 会非常大,

即其中一颗 LDO 的输出电流远大于另外一颗。这可能导致电流较大的那颗 LDO 因为功耗过大而触发过热保护。

2) 作为分子的 $(I_1-I_2) \neq 0$ ，意味着 I_1 和 I_2 之间必然存在电流差（称为均衡电流）。实际应用中可以通过设定均衡电流值来决定 R_B 的大小。

图 16 中，LDO 的精度为 $\pm A_{cc}$ （%），固定输出电压值为 V_{fix} 。考虑最恶劣的情况，即 $V_{o1} = V_{fix} \times (1 + A_{cc})$ ， $V_{o2} = V_{fix} \times (1 - A_{cc})$ ，则 $V_{o1} - V_{o2} = V_{fix} \times 2A_{cc}$ 。设定 I_1 和 I_2 的均衡电流 $(I_1 - I_2)$ ，由式(1)可得出：

$$R_B = \frac{V_{o1} - V_{o2}}{I_1 - I_2} = \frac{2V_{fix} \times A_{cc}}{I_1 - I_2} \quad (2)$$

由式(2)可见，当设定了某一均衡电流值后，平衡电阻的阻值 R_B 与 $(V_{o1} - V_{o2})$ 成正比，从而 **R_B 与 LDO 的精度 A_{cc} 成正比。**

由于负载调整率= $V_{out}(\text{空载}) - V_{out}(\text{满载})$ ，因此需要分析空载和满载条件下的 V_{out} 值。

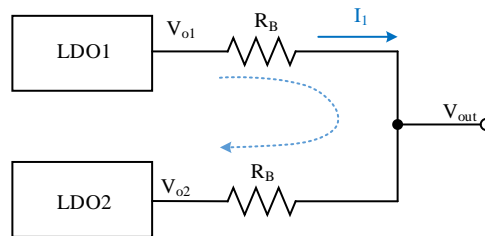


图 17 LDO 并联输出空载

对于图 17， $V_{o1} = V_{fix} \times (1 + A_{cc})$ ， $V_{o2} = V_{fix} \times (1 - A_{cc})$ ，则有 $V_{o1} > V_{o2}$ ，此时有从 V_{o1} 到 V_{o2} 方向的电流（如图 17 中蓝色虚线），但 LDO2 没有吸收电流的能力，因此内部电路会控制 LDO2 的调整管关断，此时 LDO2 没有输出，即 $V_{out}(\text{空载}) = V_{o1}$ 。

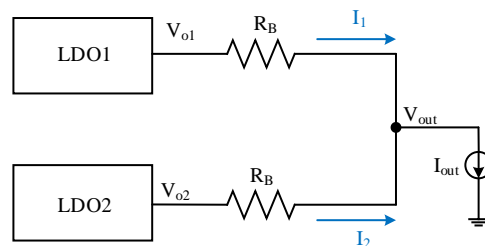


图 18 LDO 并联输出满载

如图 18，当输出开始加载电流时， $V_{out} = V_{o1} - I_1 \times R_B$ 。只要 V_{out} 仍高于 V_{o2} ，LDO2 就处于关断状态，此时 $I_1 = I_{out}$ ，因此 V_{out} 随着 I_{out} 的增大而下降。当 V_{out} 下降到小于 V_{o2} 时，LDO2 开始工作，并输出电流 I_2 ，此时 $I_{out} = I_1 + I_2$ ，则 $V_{out}(\text{满载}) = V_{o1} - I_1 \times R_B = V_{o2} - I_2 \times R_B$ 。

综上可得，负载调整率= $V_{out}(\text{空载}) - V_{out}(\text{满载}) = I_1 \times R_B$ ，可见**负载调整率与平衡电阻的阻值 R_B 成正比。**

由上文分析可知， R_B 与 LDO 的精度 A_{cc} 成正比，因此可得出：**两颗 LDO 并联使用时，LDO1 和 LDO2 的精度与并联后输出电压的负载调整率成正比。**负载调整率的值越小，所要求的 LDO 精

度值越小（即高精度），这也说明了直接并联比较适用于高精度的 LDO²。

Tips: 两个 R_B 的引入改变了 LDO 电路系统的零极点情况，对稳定性的影响需要进一步评估。

7.2 并联 LDO 的优势

- 1) 负载电流更大，可支持更大的负载需求；
- 2) 针对给定的负载电流，电源抑制比（PSRR）更高；
- 3) 散热性能更出色；
- 4) 压降要求更低。

注意: 必须使用一个平衡电阻将每个 LDO 的输出连接在一起；在大电流应用时，平衡电阻会承受不小的功率，因此选型时需确定合适的额定功率。

8 结语

LDO 的可靠与高效，源于其内部环路与输入电源、输出负载及补偿网络所构成系统的协同优化。从启动到稳态带载，从瞬态响应到多器件并联，每一项性能的提升都建立在对环路特性与外部条件匹配关系的深刻理解之上。这要求我们在输出电容配置、负载特性适配以及补偿网络设计之间，作出精准的权衡，进而采取相应的优化措施，构建稳定且高效的电源路径。

参考文献

- [1] SG Micro Corp. SGM2205 Datasheet [EB/OL]. (2022-8). <https://www.sg-micro.com/rect/assets/f75ab42b-df5c-4a29-aa27-f5e64edd45b6/SGM2205.pdf>.
- [2] SG Micro Corp. SGM2208 Datasheet [EB/OL]. (2022-9). <https://www.sg-micro.com/rect/assets/8d8524fc-a95f-4700-b785-32246e828256/SGM2208.pdf>.

² 例如圣邦微电子公司的 SGM2208，其规格书中提供了直接并联的应用参考电路。^[2]

修订记录

注意:历史版本的页码可能与当前版本的页码不同。

日期	版本	描述
2025-12-29	REV.A	首次发布

重要声明

本文件中如涉及本公司具体产品型号,SGMICRO 保留其更改电路设计、产品规格和产品描述的权利,恕不另行通知。本文件内容仅供参考。本文件中的所有陈述、信息和建议不构成任何承诺。对于本文件中可能出现的错误,以及因本文件提供的信息和使用本文件而造成的任何附带或间接损失,本公司不作任何明示或暗示的陈述和保证。此文件未授予任何知识产权许可。除了 SGMICRO 在其产品的销售条款和条件中声明的责任外,本公司概不承担任何其他责任。

www.sg-micro.com

联系方式

圣邦微电子(北京)股份有限公司

地址:北京市海淀区西三环北路 87 号国际财经中心 D
座 1106 室
邮编:100089
电话:010-88825716/17
传真:010-88825736

深圳办事处

地址:深圳市南山区科技园高新南六道 6 号迈科龙大厦
15 楼
邮编:518063
电话:0755-26715323/26715619
传真:0755-26748460

上海办事处

地址:上海市徐汇区漕溪北路 88 号圣爱大厦 1706 室
邮编:200030
电话:021-64396434
传真:021-64396434-804