



应用指南

ANC202610001

长引线穿戴设备快充难题与 SGM41578 Buck-Boost 方案对策

作者：赖臻

通信作者：成红玉

校阅：陈红生 杨灵

圣邦微电子（北京）股份有限公司

2026 年 10 月 13 日

商标

SGMICRO 是圣邦微电子（北京）股份有限公司的商标。本文档中的所有商标均为其各自所有者的财产。

© 2026 圣邦微电子（北京）股份有限公司 版权所有。

未经 SGMICRO 事先书面许可，任何单位或个人不得摘抄、复制或改编本文档的部分或全部内容。

欲了解更多关于 SGMICRO 的信息，请访问网站 www.sg-micro.com。

摘要

近年来，穿戴类产品功能日益丰富，健康监测、独立通信、AI 交互等功能的引入使整机功耗显著增加。在有限空间内兼顾更长续航与更快充电，已成为提升用户体验的关键诉求，并推动着从芯片、系统到电池材料等多层面的协同创新。然而，高压电池与 2~3C 快充的引入，在 5V 适配器输入及长引线结构下，给传统 Buck Charger 带来了限流与噪声问题。本文基于对该问题的机理分析，阐述了 Buck Charger 在此类应用中的架构局限性，并进一步介绍了采用 Buck-Boost 架构的 SGM41578 方案。

目录

1 应用场景及长引线快充难点分析	2
2 Buck Charger 限流与噪声机理分析	3
2.1 自举电路工作原理	3
2.2 低压差工况下的降频与声频噪声机理	4
2.3 基于器件优化的降噪与限流改善方案	8
2.3.1 端口防护器件的选型	8
2.3.2 Charger 功率管与外围选型	9
3 Buck-Boost Charger 改善方案	11
3.1 三类传统方案的局限对比	12
3.2 SGM41578 自适应 Buck-Boost 方案及其优势	13
4 总结	14
5 参考文献	15

1 应用场景及长引线快充难点分析

续航始终是穿戴类产品设计中最核心的挑战之一。以运动手表为例，在开启全天候健康监测与GPS功能时，电量消耗显著，许多产品目前仍需“日充”才能满足日常使用需求。同样，蓝牙耳机、美容仪、便携音响等设备，也因增加显示屏、氛围灯等功能而引入了更大的系统功耗。为提升用户体验，如何在小体积约束下延长续航并缩短充电时间，已成为业界研究热点，驱动着芯片设计、系统优化到电池材料等各环节的全方位创新。

相较于传统 4.2V、4.35V 截止电压的锂电池，4.4V 甚至 4.45V 高压锂电池通过提升充电截止电压，使电极材料能够储存更多锂离子，显著提高能量密度，从而使穿戴产品在小空间内实现更高电池容量^[1]。与此同时，硅负极电池技术的成熟，让 2~3C 快充逐渐成为现实^[2]。

然而，仅靠电池材料迭代，并不能在传统 Buck Charger 应用中实现全工况快充，甚至还可能引入可闻噪声。图 1 为颈挂蓝牙耳机充电通路的线路阻抗分析示意，基于此图分析其背后原因：高压电池在大电流充电场景下，穿戴产品内部从适配器接口到充电 IC、再到电池的完整输入路径上存在不可忽略的阻抗，该阻抗产生的导通压降会触发 Buck Charger 的保护机制，导致充电电流提前降低或工作频率落入声频范围。

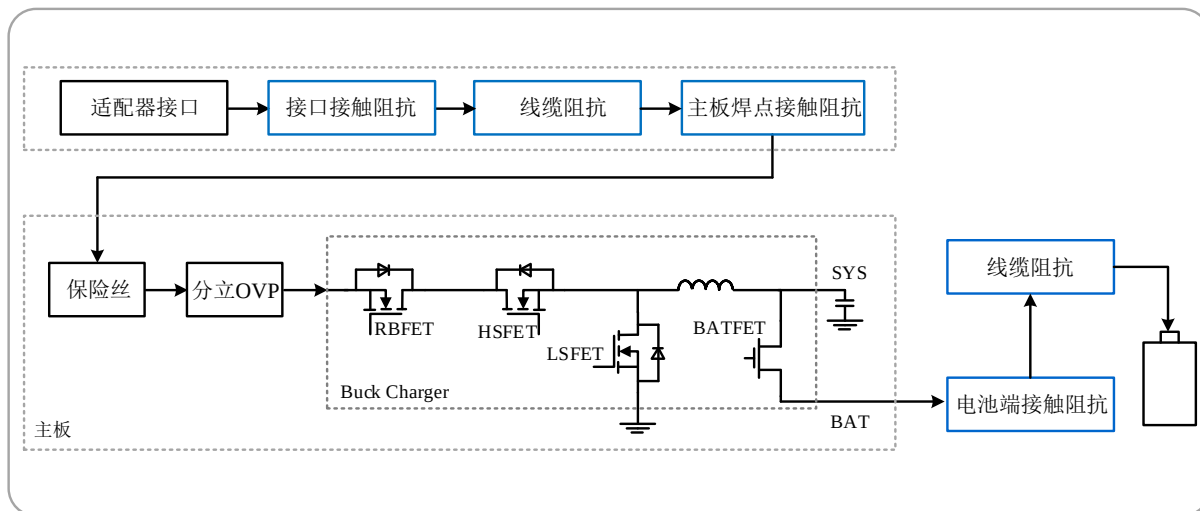


图 1 颈挂蓝牙耳机充电通路的线路阻抗分析示意

基于第 2 章的分析可知，传统 Buck Charger 架构无法从根源上解决穿戴产品长引线结构（输入路径阻抗）所引起的限流与噪声问题，尤其是当插入的 $5V \pm 5\%$ 适配器输出电压接近公差下限 4.75V 时，充电电流的受限程度将更加显著。表 1 给出了不同型号 Buck Charger 在 4.75V 适配器输入、4.35V 电池电压条件下，对应不同前端线路阻抗时，能够保证全程快充且不产生噪声的最大充电电流。由表 1 数据可见，随着线路阻抗的增大，可用的最大充电电流急剧下降；在典型穿戴设备走线阻抗条件下，多数 Buck Charger 已无法支持 2C 及以上快充。

表 1 限定阻抗条件下最高的充电电流¹

型号	Charger 总阻抗	100mΩ 前端阻抗	200mΩ 前端阻抗	300mΩ 前端阻抗
SGM41512S ^[3]	100mΩ	1304mA	909mA	698mA
SGM41542S ^[4]	62mΩ	1661mA	1069mA	788mA
同类产品 A	126.5mΩ	1134mA	823mA	646mA
同类产品 B	133mΩ	1099mA	805mA	634mA

为实现更大的快充电流,近年来工程师普遍采用提高 Charger 输入电压的方式来维持全程快充。最直接的方案是通过 PD 或快充诱导芯片将适配器电压升至 9V,以避免低压差工作区;另一类方案则采用配套适配器加分立 Boost+Buck Charger,利用前级 Boost 将输入电压抬升后再供给 Buck Charger。上述方案在功能上均可实现,但代价同样明显:需要配套适配器,适配器兼容性受限,且高压或双级变换引入额外功耗与散热问题,在紧凑的穿戴设备中尤为突出。

针对上述局限,本文第 3 章提出采用四管 Buck-Boost 架构的 SGM41578 方案,可根据输入与输出电压关系自适应切换 Buck 或 Boost 工作模式,在保证主流适配器兼容性的前提下,以单级变换的高效率解决穿戴设备快充的限流与噪声问题。

2 Buck Charger 限流与噪声机理分析

如第 1 章所述, Buck Charger 在穿戴设备输入路径存在较高阻抗时的核心问题在于:输入侧线路阻抗导致芯片实际输入电压 V_{PMID} 与输出电压 V_{SYS} 过度接近,迫使芯片进入低压差工作区。为从根源上理解这一现象,本节先从 Buck Charger 的自举电路工作机制入手,逐步推导限流与噪声产生的条件。

2.1 自举电路工作原理

以 Buck 型单节电芯充电 IC 为例,其核心为内部 Buck 变换器。对于市面上通用的 Charger IC, Buck 电路的 High-Side FET 驱动大多采用自举电容方案。图 2 以 SGM415xx 系列芯片为例,展示了其驱动电路及工作原理示意。其中,VBUS 为芯片输入端,PMID 为 Buck 电路的实际输入节点,SW 为 Buck 开关节点;RBFET 为防反 MOS,HSFET 为 Buck 上管,LSFET 为 Buck 下管。其工作过程可分为两个模态,如图 2 (b)和(c)所示。

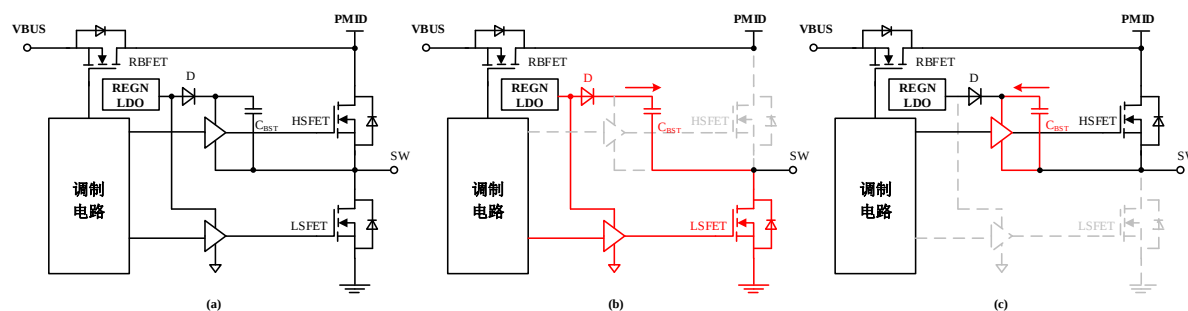


图 2 Buck Charger 自举电路及其工作原理示意图

¹ 表 1 中同类产品数据来源于对应公开技术资料。

1) **工作模式 1:** 如图 2 (b)所示, LSFET 导通, VBUS 通过 REGN LDO 和二极管 D 给自举电容 C_{BST} 充电, 忽略二极管压降, 则 V_{CBST} 可表示为式(1), 最终 C_{BST} 电压被充到 V_{REGN} ;

$$V_{CBST} = \frac{1}{C_{BST}} \int \frac{V_{REGN} - V_{CBST}}{R_{BST}} dt \quad (1)$$

2) **工作模式 2:** 如图 2 (c)所示, LSFET 关断。当上管驱动输出高时, 由于 C_{BST} 电容两端电压不能突变, 驱动电压抬升至 $V_{SW} + V_{REGN}$, 此时上管的 $V_{GS} = V_{REGN} > V_{GS(th)}$, 上管导通。该状态下, V_{CBST} 的变化如式(2)所示, 其中, I_G 为上管的栅极驱动电流。

$$V_{CBST} = V_{REGN} - \frac{1}{C_{BST}} \int I_G dt \quad (2)$$

2.2 低压差工况下的降频与声频噪声机理

由 2.1 节可知, LSFET 持续导通时 REGN 为 C_{BST} 充电, 而 HSFET 开通期间 C_{BST} 持续放电。若 HSFET 导通时间过长, 自举电容电荷得不到及时补充, HSFET 的 V_{GS} 将逐渐降低, 导通阻抗增大, 直至驱动电压不足以维持 HSFET 完全导通, 这正是低压差工况下限流与噪声的物理根源。

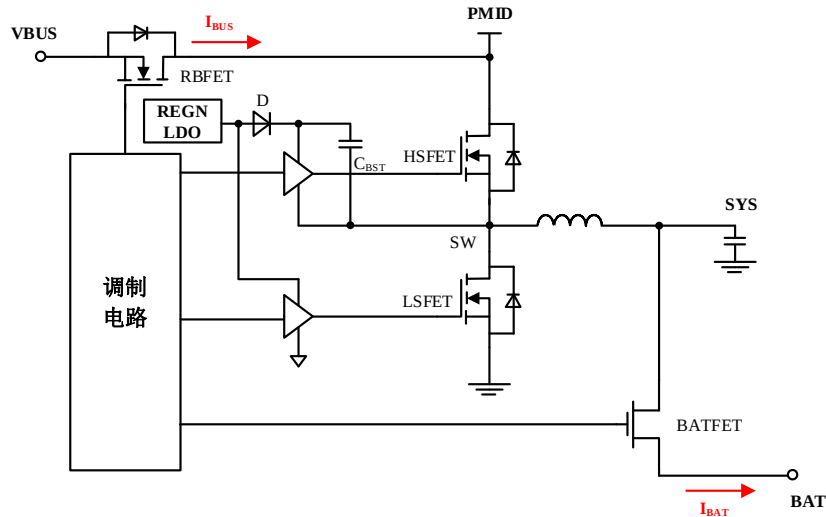


图 3 Buck Charger 简化原理图

图 3 为 Buck Charger 简化原理图。其中, I_{BUS} , I_{SYS} 和 I_{BAT} 分别为 VBUS, SYS 和 BAT 端的端口电流, 则 Buck 电路输入电压 V_{PMID} 和输出电压 V_{SYS} 可表示为式(3)和(4)。

$$V_{PMID} = V_{BUS} - I_{BUS} R_{DS(on)}_{RBFET} \quad (3)$$

$$V_{SYS} = V_{BAT} + I_{BAT} R_{DS(on)}_{BATFET} \quad (4)$$

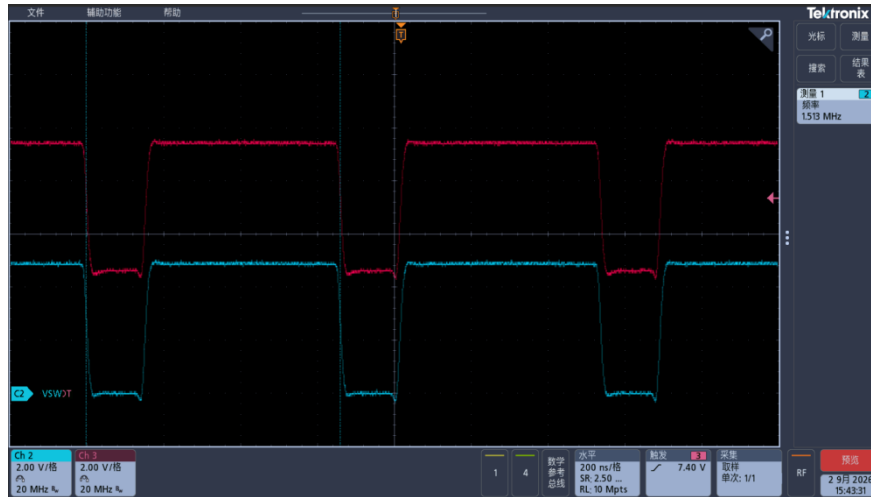
结合第 1 章的分析, 在大电流充电场景下, V_{PMID} 与 V_{SYS} 往往非常接近。以 SGM41542S 为例, 当 V_{PMID} 逐渐逼近 V_{SYS} 时, 芯片依次经历三种工作状态, 其中第三种状态的工作频率将落入声频范围, 外围电感、电容均可能产生可闻噪声。三种工况详细描述如下:

1) **工况 1 (正常开关状态):** 当输入电压 V_{PMID} 和输出电压 V_{SYS} 满足式(5)时, SGM41542S 以 1.5MHz 的开关频率工作。

$$V_{PMID} \geq D_{max} V_{SYS} \quad (5)$$

其中, $D_{\max}$ 为 Buck 的最大导通占空比, 由 IC 内部根据 V_{PMID} 和 V_{SYS} 计算出的下管最小导通时间 $t_{\text{offtime_min}}$ 决定。

图 4 为 SGM41542S 工作在工况 1 时的测试波形。测试条件为 $V_{\text{BUS}} = 4.942\text{V}$, $V_{\text{BAT}} = 3.712\text{V}$, $I_{\text{BAT}} = 1.5\text{A}$, 测得 $V_{\text{PMID}} = 4.942\text{V}$, $V_{\text{SYS}} = 3.738\text{V}$ 。此时 SGM41542S 按 1.513MHz 开关频率工作, 与规格书 1.5MHz 标称值相符。



CH2: V_{sw} 2V/div, CH3: V_{bst} 2V/div

图 4 SGM41542S 工作在工况 1 的工作波形

2) 工况 2 (降频工作状态): 当输入电压 V_{PMID} 和输出电压 V_{SYS} 满足式(6)时, 为避免 LSFET 导通时间过短导致 C_{BST} 电容充电不足, 芯片主动开启展频功能, 降低工作频率。

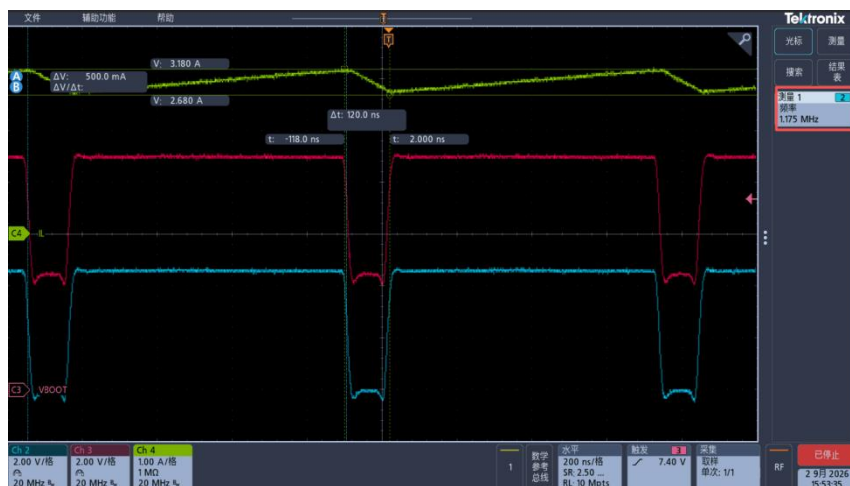
$$V_{\text{SYS}} + I_{\text{BAT}}(R_L + R_{\text{DS(on)}_HSFET}) < V_{\text{PMID}} < D_{\max} V_{\text{SYS}} \quad (6)$$

其中, R_L 为电感的 DCR, $R_{\text{DS(on)}_HSFET}$ 为上管导通阻抗。

此时, SGM41542S 下管每次导通时间固定为 $t_{\text{offtime_min}}$ 。当 I_{pk} 检测信号触及 EA 输出时上管关闭, 随后下管导通 $t_{\text{offtime_min}}$, 再重新开启上管。工况 2 下工作频率小于 1.5MHz , 且 V_{PMID} 和 V_{SYS} 越接近, 工作频率越低。图 5 和图 6 为 SGM41542S 工作在工况 2 时的测试波形。工作频率 f 可表示为式(7)。

$$f = \frac{V_{\text{PMID}} - V_{\text{SYS}}}{V_{\text{PMID}} \times t_{\text{offtime_min}}} \quad (7)$$

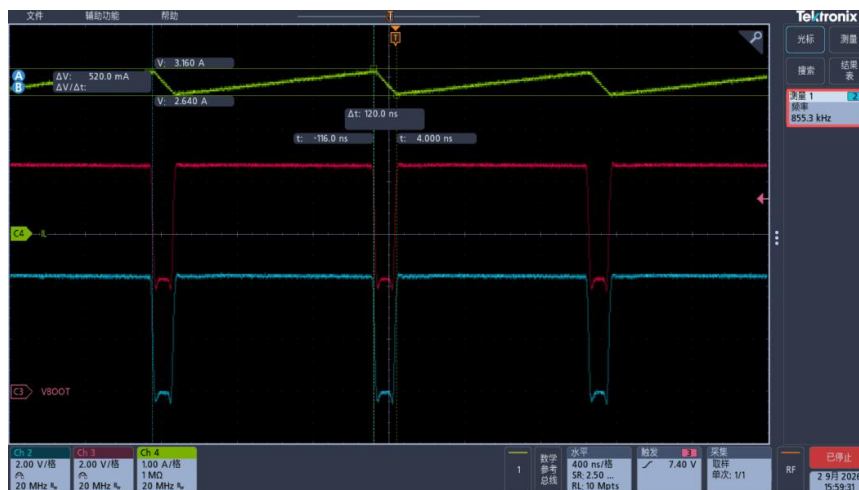
图 5 测试条件 (测试条件 1): $V_{\text{BUS}} = 4.787\text{V}$, $V_{\text{BAT}} = 3.881\text{V}$, $I_{\text{BAT}} = 3\text{A}$, 测得 $V_{\text{PMID}} = 4.712\text{V}$, $V_{\text{SYS}} = 3.935\text{V}$ 。



CH2: V_{sw} 2V/div, CH3: V_{bst} 2V/div, CH4: I_L 1A/div

图 5 SGM41542S 工作在工况 2 的工作波形（测试条件 1）

图 6 测试条件（测试条件 2）: $V_{BUS} = 4.545V$, $V_{BAT} = 3.878V$, $I_{BAT} = 3A$, 测得 $V_{PMID} = 4.468V$, $V_{SYS} = 3.931V$ 。



CH2: V_{sw} 2V/div, CH3: V_{bst} 2V/div, CH4: I_L 1A/div

图 6 SGM41542S 工作在工况 2 的工作波形（测试条件 2）

由图 5 和图 6 可知, 当 V_{BUS} 电压逐步接近 V_{BAT} 时, IC 并不会无限制地缩小下管导通时间 $t_{offtime}$, 而是会固定在一个确定的值。表 2 给出了 SGM41542S 配置 3A 充电电流的测试情况, 当 V_{BUS} 不断减小时, 若 SGM41542S 工作在工况 2, 则 $t_{offtime}$ 恒定为 120ns, 此时通过延长上管导通时间 t_{ontime} 调整占空比, 工作频率下降, 但仍高于音频范围。

表 2 V_{BUS} 逐步减小时 HSFET 和 LSFET 导通时长变化表

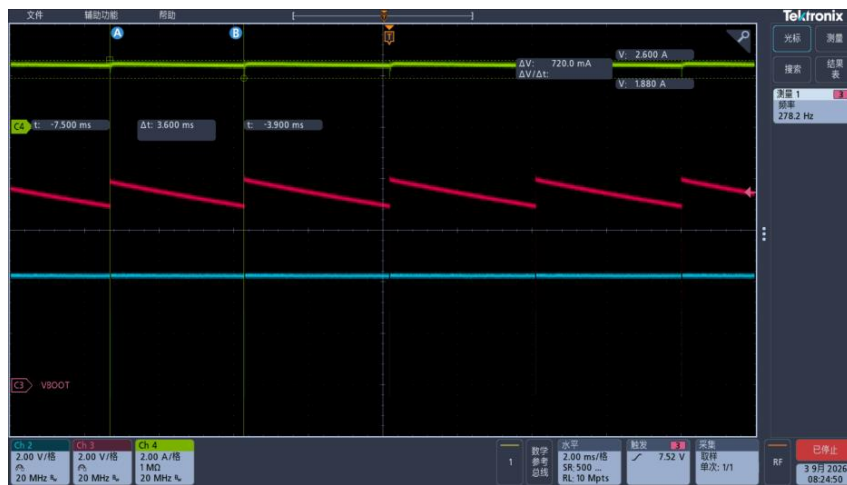
V_{BUS}/V	V_{PMID}/V	V_{SYS}/V	V_{BAT}/V	t_{ontime}/ns	$t_{offtime}/ns$	f/kHz	Duty
4.787	4.712	3.935	3.881	694	120	1229	85.26%
4.736	4.66	3.935	3.881	712	120	1202	85.58%
4.685	4.608	3.935	3.881	754	120	1144	86.27%
4.634	4.558	3.934	3.98	824	120	1059	87.29%
4.545	4.468	3.878	3.931	1008	120	887	89.36%

3) 工况 3 (接近 100% 占空比状态): 当输入电压 V_{PMID} 和输出电压 V_{SYS} 满足式(8)时, 上管导通占空比 $D \approx 100\%$ 。

$$V_{PMID} \leq V_{SYS} + I_{BAT}(R_L + R_{DS(on)}_{HSFET}) \quad (8)$$

此时, 上管长时间导通, 由式(2)可知, 自举电容的电压持续下降。为防止 HSFET 进入不完全导通状态, SGM41542S 内部实时检测自举电容电压 V_{CBST} , 当 V_{CBST} 低于门限 $V_{refresh}$ 时, 强制进行开关动作以补充 C_{BST} 电荷。此时工作频率由 C_{BST} 和 I_G 决定, 且输入电压 V_{PMID} 和输出电压 V_{SYS} 越接近, I_{BAT} 越小, 频率越低。图 7 和图 8 为 SGM41542S 工作在工况 3 时的测试波形。

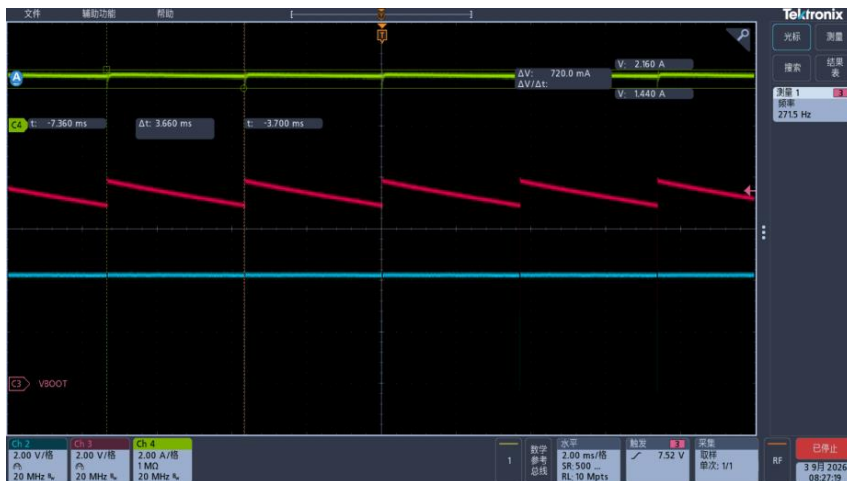
图 7 测试条件: $V_{BUS} = 4.375V$, $V_{BAT} = 4.172V$, 设置 3A 充电电流, 此时测得 $I_{BAT} = 2.533A$, $V_{PMID} = 4.306V$, $V_{SYS} = 4.214V$ 。



CH2: V_{sw} 2V/div, CH3: V_{bst} 2V/div, CH4: I_L 2A/div

图 7 SGM41542S 刚进入工况 3 的工作波形

图 8 测试条件: $V_{BUS} = 4.318V$, $V_{BAT} = 4.156V$, 设置 3A 充电电流, 此时测得 $I_{BAT} = 2.045A$, $V_{PMID} = 4.264V$, $V_{SYS} = 4.189V$ 。



CH2: V_{sw} 2V/div, CH3: V_{bst} 2V/div, CH4: I_L 2A/div

图 8 SGM41542S 工作在工况 3 的工作波形

由图 7 和图 8 可知, 当 SGM41542S 的输入和输出电压逐步接近时, 其工作模式变为工况 3, 上管 HSFET 长导通, 工作频率与自举电容的补电有关。此时充电电流无法维持设定的 3A, 且输入与

输出电压越接近，充电电流与设定值差异越大。图 7 中 $V_{PMID} - V_{SYS} = 92\text{mV}$ ， $I_{BAT} = 2.533\text{A}$ ，差异不明显，而图 8 降低了输入源的直流电流， $V_{PMID} - V_{SYS}$ 仅有 75mV ，测试 $I_{BAT} = 2.045\text{A}$ 。表 3 给出了工况 3 下 SGM41542S 的测试数据，当 SGM41542S 工作在工况 3 时， I_{BAT} 无法达到设定的 3A 充电电流值，且随着 $V_{BUS} - V_{BAT}$ 逐步减小， I_{BAT} 逐步减小。

表 3 SGM41542S 工作在工况 3， V_{BUS} 逐步减小时充电电流变化情况

V_{BUS}/V	V_{PMID}/V	V_{SYS}/V	V_{BAT}/V	I_{BAT}/A
4.431	4.349	4.238	4.188	2.989
4.376	4.306	4.214	4.172	2.533
4.318	4.264	4.189	4.155	2.045
4.255	4.216	4.161	4.137	1.506
4.201	4.175	4.137	4.127	1.035

基于工况 1~3 的描述，Buck Charger 在工况 1 和工况 2 时，充电电流可以维持设定值，而进入工况 3 后，充电电流无法维持设定值，且输入电压和输出电压越接近，充电电流降得越低，且会进入声频工况。因此，使用的过程中应尽可能避免输入电压和输出电压的压差过小而进入工况 3。

联立式(3)、(4)和(8)可知，当芯片的输入电压 V_{BUS} 和输出电压 V_{BAT} 满足式(9)时，充电 IC 的工作频率将落入声频范围，外围电感和电容均可能产生声频噪声。

$$V_{BUS} - V_{BAT} \leq I_{BAT} (R_{DS(on)_RBFET} + R_{DS(on)_HSFET} + R_{DS(on)_BATFET} + R_L) \quad (9)$$

2.3 基于器件优化的降噪与限流改善方案

由上述分析可知，大电流充电下产生限流与噪声的根本原因，在于 IC 输入端 V_{BUS} 电压相对 V_{BAT} 过低。因此，改善方向可归纳为两条路径：一是降低从适配器到 IC 输入端的路径阻抗，二是降低 Charger 内部功率管的导通阻抗总和。本节从这两个维度分别展开。

2.3.1 端口防护器件的选型

结合图 1 和式(9)，可将判定条件重写为式(10)。

$$V_{Adapt} - V_{BAT} \leq I_{BAT} (R_{DS(on)_RBFET} + R_{DS(on)_HSFET} + R_{DS(on)_BATFET} + R_L + R_{in}) \quad (10)$$

其中， R_{in} 为适配器接口端到 Charger IC V_{BUS} 端整条路径上的阻抗。包括 Type-C 子板到主板的阻抗 R_j 和端口防护电路的阻抗 R_p 。

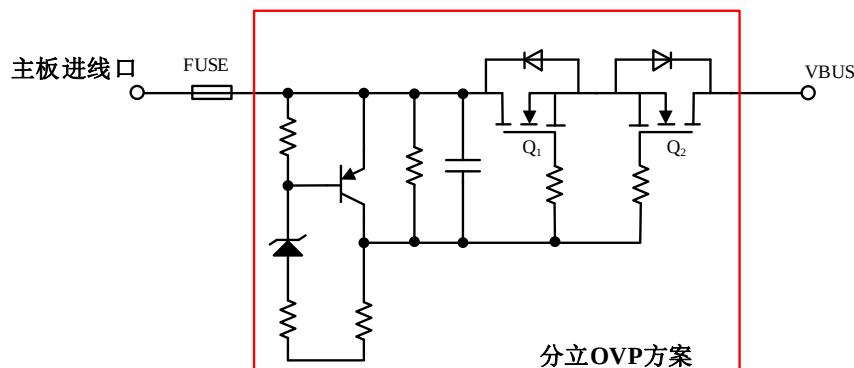
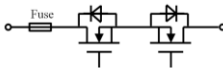
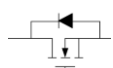
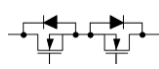


图 9 分立 OCP+OVP 方案示意图

图 9 为分立 OCP+OVP 方案示意。在该方案中, 存在三处较大阻抗环节: 保险丝内阻 R_{FUSE} 及两个分立 OVP MOSFET 的导通阻抗 $R_{DS(on)_{Q1}}$ 和 $R_{DS(on)_{Q2}}$, 每处约 70~120mΩ。相比之下, 集成 OCP+OVP 方案, 通过将 OCP 检测转化为 MOS 导通压降检测, 可省去一个阻抗环节, 显著降低总路径阻抗。表 4 为几款集成 OCP+OVP 的器件, 可见选用集成方案可有效改善 Charger 的输入源质量, 降低噪声发生的概率。

表 4 OCP+OVP 方案阻抗对比

方案	调整管结构	阻抗
分立方案		200~300mΩ
SGM2537 ^[5]		35mΩ (TYP)
SGM40642 ^[6]		54mΩ (TYP)

2.3.2 Charger 功率管与外围选型

根据式(10), 对于确定的输入路径, 选用不同 Charger 时, 不产生噪声的充电电流条件可表示为:

$$I_{BAT} < \frac{V_{Adapt} - V_{BAT}}{R_{DS(on)_{RBFET}} + R_{DS(on)_{HSFET}} + R_{DS(on)_{BATFET}} + R_L + R_{in}} \quad (11)$$

由式(11)可知, RBFET, HSFET 和 BATFET 三者阻抗总和越小, 可支持的最大充电电流越大。换言之, 在相同充电电流设置下, 选择功率管总阻抗更小的 Charger, 有助于改善噪声。表 5 为几款 Charger 的阻抗对比。

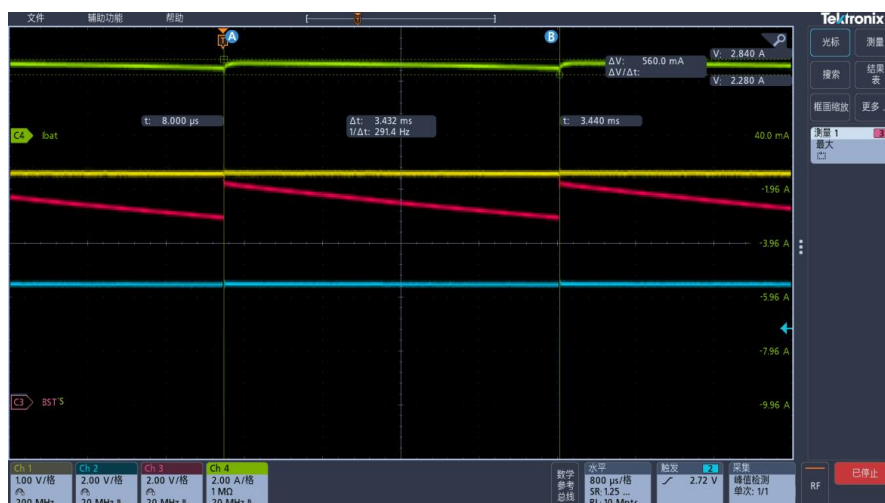
表 5 Charger 阻抗对比表

型号	RBFET 阻抗	HSFET 阻抗	BATFET 阻抗
SGM41512S	35mΩ (TYP)	35mΩ (TYP)	30mΩ (TYP)
SGM41513 ^[7]	30mΩ (TYP)	33mΩ (TYP)	26mΩ (TYP)
SGM41542 ^[8]	27mΩ (TYP)	25mΩ (TYP)	19mΩ (TYP)

由表 5 可知, SGM41542 的 RBFET、HSFET 和 BATFET 总阻抗为 71mΩ, 较 SGM41513 的 89mΩ 小了 18mΩ, 理论上, 在相同充电电流条件下, SGM41542 比 SGM41513 更不容易进入声频工作区。为验证这一推论, 进行对比实验如下:

1) 图 10 为 SGM41513 设置 3A 充电电流时的测试波形。不断降低 V_{BUS} 电压, 当 V_{BUS} 与 V_{BAT} 压差降至为 333mV 时, SGM41513 工作在工况 3, 工作频率为 291.4Hz, 落入声频。

图 10 测试条件: $V_{BUS} = 4.519V$, $V_{BAT} = 4.186V$, I_{BAT} 设置为 3A, 在此工况下测得实际充电电流 I_{BAT} 仅有 2.63A, 未达到设定值。

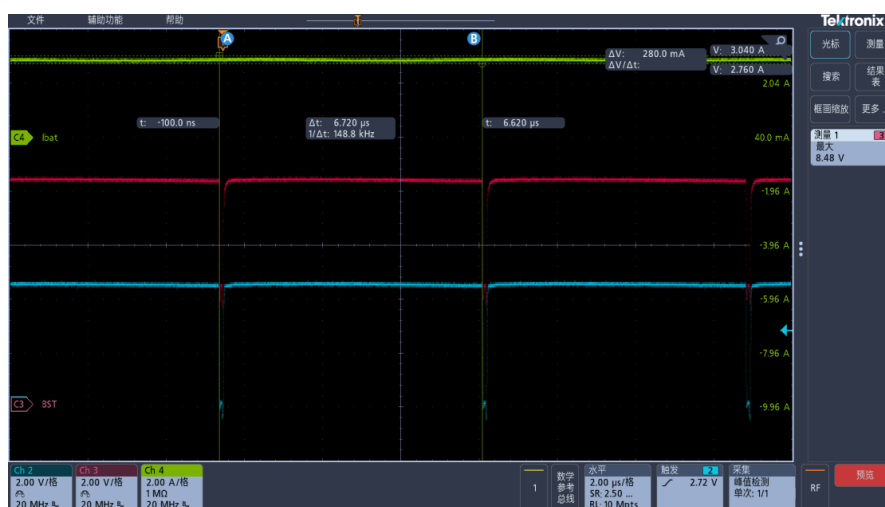


CH1: V_{BUS} 1V/div, CH2: V_{SW} 2V/div, CH3: V_{BST} 2V/div, CH4: I_L 2A/div

图 10 SGM41513 工作在工况 3 的波形

2) 图 11 为 SGM41542 设置 3A 充电电流时的测试波形。当 V_{BUS} 和 V_{BAT} 的压差为 333mV 时, SGM41542 仍工作在工况 2, 工作频率为 148.8kHz, 充电电流为设定的 3A, 同条件下并未进入降电流的工况 3。

图 11 测试条件: $V_{BUS} = 4.519V$, $V_{BAT} = 4.186V$, $I_{BAT} = 3A$ (与图 10 测试条件相同)。



CH2: V_{SW} 2V/div, CH3: V_{BTST} 2V/div, CH4: I_L 2A/div

图 11 SGM41542 在同条件下可维持在工况 2 的工作波形

3) 如图 12 所示, 进一步降低 V_{BUS} 电压, 最终测得 V_{BUS} 和 V_{BAT} 的压差为 265mV 时, SGM41542 进入工况 3, 工作频率为 394.3Hz, 落入到声频, 此时外围器件有可能会产生可闻声频噪声。

图 12 测试条件: $V_{BUS} = 4.457V$, $V_{BAT} = 4.192V$, $I_{BAT} = 3A$ 。

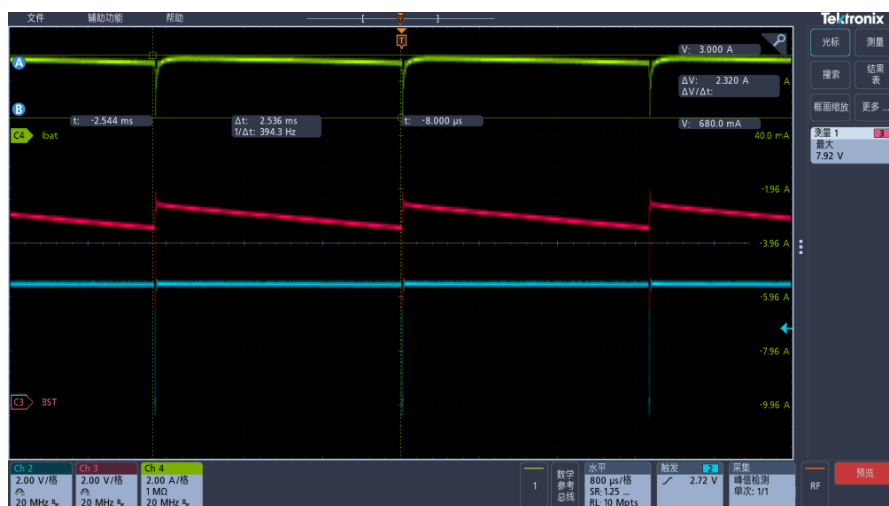
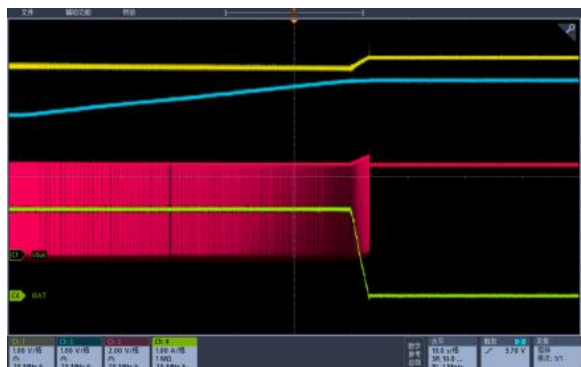
CH2: V_{sw} 2V/div, CH3: V_{BTST} 2V/div, CH4: I_L 2A/div

图 12 SGM41542 工作在工况 3 时测试波形

综上所述，通过选用集成 OCP+OVP 方案，低 RBFET、HSFET 和 BATFET 阻抗总和的 Charger 以及低 DCR 电感，可有效改善 Charger 的工作环境，降低可闻噪声风险。但需注意，上述措施属于“缓解”而非“根治”。当输入电压进一步降低或电池电压进一步升高时，Buck Charger 仍会进入工况 3。这一局限将在第 3 章中通过 Buck-Boost 架构予以根本解决。

3 Buck-Boost Charger 改善方案

第 2 章的分析表明，Buck Charger 即使支持 HSFET 近乎 100% 导通，其自举架构仍存在固有的输出电流限制。尤其是在电池电压接近充满 (V_{REG}) 时，这一限制不仅导致充电电流提前下降、延长充电时间，还会引入充电噪声。图 13(a)~(e) 展示了 5V 输入经 SGM2536^[9] (内阻 23.7mΩ) 防护后，分别串联 50mΩ、100mΩ、150mΩ、200mΩ、250mΩ 电阻模拟线路阻抗，采用 SGM41512S Buck Charger 对模拟电池 (3.5V 到 4.4V 变化) 的充电特性。



(a) 串入 50mΩ 阻抗



(b) 串入 100mΩ 阻抗



(c) 串入 150mΩ 阻抗



(d) 串入 200mΩ 阻抗



(e) 串入 250mΩ 阻抗

CH1: V_{BUS} 1V/div, CH2: V_{BAT} 1V/div, CH3: V_{SW} 2V/div, CH4: I_{BAT} 1A/div

图 13 不同线路阻抗下 SGM41512S 的 V_{BAT} 与 I_{BAT} 关系曲线

测量结果表明, 在 5V 输入、4.4V 满充电压条件下, 线路阻抗分别为 100mΩ、150mΩ、200mΩ、250mΩ 时, 充电电流开始降低的 V_{BAT} 电压分别为 4.3V、4.2V、4.06V、3.98V。若需实现全程快充, 输入线路阻抗须控制在 50mΩ 以内, 这在集成度极高的穿戴类产品中往往难以实现。

3.1 三类传统方案的局限对比

为解决充电电流提前下降及噪声问题, 目前业内主要有三类传统方案:

- 1) **并联方案:** 利用 CC 阶段恒流源可并联的特性, 通过多颗 Buck Charger 并联或 Buck Charger 与 Linear Charger 并联, 分流单路电流, 避免触发 Buck Charger 的限流阈值。
- 2) **PD 协议升压方案:** 通过增加 PD 协议, 申请 9V/12V 的 V_{BUS} 电压, 拉大 V_{BUS} 与 V_{BAT} 之间的压差, 避开低压差工作区。
- 3) **分立 Boost+Buck 方案:** 前级 Boost 将经线路阻抗衰减后的输入电压重新升压至固定 5V, 再供给后级 Buck Charger, 确保 Buck 始终工作在正常压差区间。

上述方案若设计得当均可实现功能, 但各自牺牲了效率、集成度或适配器兼容性。表 6 汇总了三类方案的核心特性对比。

表 6 三种优化方案的核心特性对比

方案	集成度	效率	核心劣势
并联方案	中等	中等	需要多套 Charger，兼容性差，效率差
PD 协议升压方案	高	中等	支持 PD 需完成相关的认证
分立 Boost+Buck 方案	差	较差	无法实现 DPM 功能，对适配器兼容性要求较高

3.2 SGM41578 自适应 Buck-Boost 方案及其优势

基于上述分析，本文提出采用 Buck-Boost 架构的充电 IC SGM41578^[10]。图 14 为 SGM41578 的内部框图，其中 Q1 和 Q2 构成 Buck 开关网络，Q3 和 Q4 构成 Boost 开关网络。该芯片可根据输入与输出电压关系，自适应切换 Buck 或 Boost 模式，从根本上规避了传统 Buck Charger 因压差不足而被迫进入低压差降频工作的窘境。

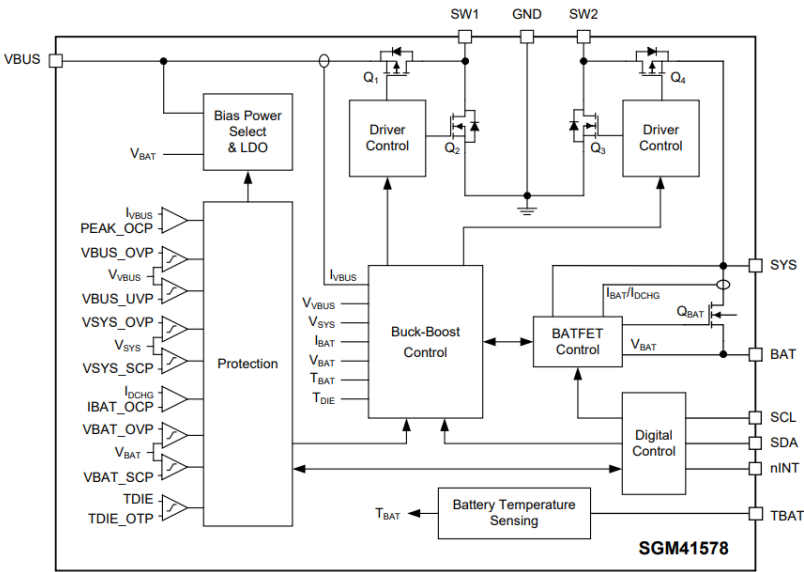
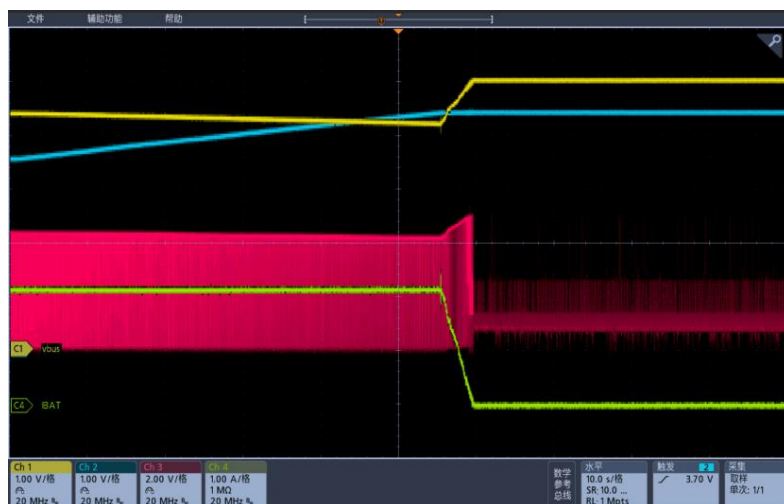


图 14 SGM41578 内部框图

SGM41578 的核心优势可归纳为以下五点：

1) **自适应 Buck or Boost 架构：**传统 Buck 架构无法应对线阻导致的输入电压跌落。SGM41578 通过自适应切换 Buck 或 Boost 模式，自动平滑切换工作模式，完美支持宽范围输入电压。即使输入路径存在 250mΩ 阻抗，仍可在全电池电压范围内维持满电流快充。图 15 展示了 5V 输入经过 SGM2536 及 250mΩ 电阻后接入 SGM41578，V_{BAT} 从 3.5V 到 4.4V 变化过程中 I_{BAT} 的电流曲线，可见 CC 阶段全程无降流现象。



CH1: V_{BUS} 1V/div, CH2: V_{BAT} 1V/div, CH3: V_{SW1} 2V/div, CH4: I_{BAT} 1A/div

图 15 不同线路阻抗下 SGM41578 的 V_{BAT} 与 I_{BAT} 关系曲线

2) **宽输出电压范围：**针对穿戴设备 BAT 线缆较长导致的远端压降问题，SGM41578 最高支持 4.77V 的输出电压，可通过提高 V_{REG} 电压补偿线缆压降，确保电池端满充。

3) **超低待机功耗：**4.2 μ A 的超低待机功耗以及 0.7 μ A 的 Shipping 模式漏电，显著降低系统静态损耗，延长设备续航时间。

4) **高效率：**自适应 Buck or Boost 架构在任何输入/输出组合下均为压差最接近的单级变换，效率优于固定升压 9V 方案或分立 Boost+Buck 两级方案。

5) **高集成度与小型化：**采用 WLCSP-1.79 $\times$ 1.79-16B 封装，功率管与控制逻辑高度集成，配合 1MHz/2MHz 开关频率，外围 BOM 面积显著缩小。图 16 为 SGM41578 的 DEMO 实拍图，相比需自举电路的 Buck Charger 方案，占板面积大幅降低。

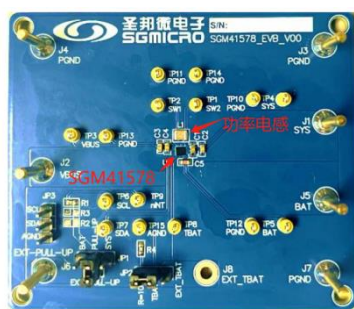


图 16 SGM41578 DEMO 实拍图

4 总结

本文从穿戴设备充电输入路径的实际阻抗特性出发，系统分析了 Buck Charger 在大电流快充条件下产生限流与可闻噪声的物理机理，指出问题的根源在于路径阻抗产生的压降使 Buck 输入电压过度接近输出电压，导致自举电容欠充、工作频率跌落至声频范围。针对该问题，文章提出两级解决路径：器件层面的优化（集成 OCP+OVP、低 $R_{DS(on)}$ Charger、低 DCR 电感）可在一定程度上缓解问

题，但无法从根本上消除 Buck 架构“ V_{IN} 必须大于 V_{OUT} ”的硬约束；而本文提出的 SGM41578 四管 Buck-Boost 方案，通过自适应切换 Buck/Boost 工作模式，彻底移除该约束，在输入路径存在较高阻抗时仍能维持满电流充电，同时兼顾适配器兼容性与单级变换效率，是穿戴设备实现 2~3C 全程快充的优选架构。

5 参考文献

- [1] 徐磊敏，栗文强，王亮，等. 超高电压锂离子电池及其关键材料技术[R]. 2019.
- [2] Wang T, Li H, Wang Z, et al. Recent status, key strategies, and challenging prospects for fast charging silicon-based anodes for lithium-ion batteries[J]. Carbon, 2024, 230: 119615.
- [3] SG Micro Corp. SGM41512S_SGM41512SA_SGM41512SD Datasheet[EB/OL].
https://www.sg-micro.com/rect/assets/9d10a220-c795-43d0-9648-859e9ce0b579/SGM41512S_SGM41512SA_SGM41512SD.PDF.
- [4] SG Micro Corp. SGM41542S Datasheet[EB/OL].
<https://www.sg-micro.com/rect/assets/45f58ecb-468f-46a0-b44e-d6d5fdefe983/SGM41542S.pdf>.
- [5] SG Micro Corp. SGM2537 Datasheet[EB/OL].
<https://www.sg-micro.com/rect/assets/431f6475-7c34-4a4b-80f1-5f23cf900753/SGM2537.pdf>.
- [6] SG Micro Corp. SGM40642 Datasheet[EB/OL].
<https://www.sg-micro.com/rect/assets/73584808-b77b-4bcc-88a4-790eefa45db1/SGM40642.pdf>.
- [7] SG Micro Corp. SGM41513_SGM41513A_SGM41513D Datasheet[EB/OL].
https://www.sg-micro.com/rect/assets/58a4fe4d-da1d-49a3-b312-5664211d9016/SGM41513_SGM41513A_SGM41513D.pdf.
- [8] SG Micro Corp. SGM41541_SGM41542 Datasheet[EB/OL].
https://www.sg-micro.com/rect/assets/1e8de70b-657e-4156-be68-a64fdbe8e418/SGM41541_SGM41542.pdf.
- [9] SG Micro Corp. SGM2536 Datasheet[EB/OL].
<https://www.sg-micro.com/rect/assets/48779d0e-8f4f-4e63-8f85-b8c6c4f43862/SGM2536.pdf>.
- [10] SG Micro Corp. SGM41578 Product[EB/OL]. <https://www.sg-micro.com/product/SGM41578>.

修订记录

注意:历史版本的页码可能与当前版本的页码不同。

日期	版本	描述
2026-10-13	REV.A	首次发布

重要声明

本文中如涉及本公司具体产品型号,SGMICRO 保留其更改电路设计、产品规格和产品描述的权利,恕不另行通知。
本文档内容仅供参考。本文档中的所有陈述、信息和建议不构成任何承诺。对于本文档中可能出现的错误,以及因本文档提供的信息和使用本文档而造成的任何附带或间接损失,本公司不作任何明示或暗示的陈述和保证。
此文档未授予任何知识产权许可。除了 SGMICRO 在其产品的销售条款和条件中声明的责任外,本公司概不承担任何其他责任。

www.sg-micro.com

联系方式

圣邦微电子(北京)股份有限公司

地址:北京市海淀区西三环北路 87 号国际财经中心 D
座 11 层
邮编:100089
电话:010-88825716/17

深圳办事处

地址:深圳市南山区科技园高新南六道 6 号迈科龙大厦
15 层
邮编:518063
电话:0755-26715323

上海办事处

地址:上海市徐汇区漕溪北路 88 号圣爱大厦 1706 室
邮编:200030
电话:021-64396434